數位電路設計 (資工一)

**Spring, 2021**

|  |  |  |  |
| --- | --- | --- | --- |
| 週次  Week | 日期  Date | 預定進度  Planned Schedule | 實際進度  Actual Progress |
| 1 | 2/24 (三) CD | Syllabus課程綱要, Ch1 (Ch1: Digital Systems and Binary Numbers) | 課程綱要p.1~16, p.1-1~1-18  (Syllabus, §1-1~§1-2) |
| 2/26 (五) G |  |
| 2 | 3/3 (三) CD | Ch1, Ch2 (Ch2: Boolean Algebra and Logic Gates) |  |
| 3/5 (五) G**H** |  |
| 3 | 3/10 (三) CD | Ch2, Lab0說明  Lab#0 announcement (?/?) |  |
| 3/12 (五) G**H** |  |
| 4 | 3/17 (三) CD | Ch3  (Ch3: Gate-Level Minimization) |  |
| 3/19 (五) G**H** |  |
| 5 | 3/24 (三) CD | Ch3, Lab1說明  Lab#0 due (?/?)  Lab#1 announcement (?/?) |  |
| 3/26 (五) G**H** |  |
| 6 | **3/31 (三) CD** | **Exam#1 3/31 (三) CD** | **Exam#1**  **時間：**  **地點：**  **範圍：** |
| **4/2 (五) G** | **調整放假 (No class)** |
| 7 | 4/7 (三) CD | Ch4  (Ch4: Combinational Logic)  **Lab#1 due (?/?)** |  |
| 4/9 (五) G**H** |  |
| 8 | 4/14 (三) CD | Ch4  **HW of Exam#1 (?/?)** |  |
| 4/16 (五) G**H** |  |
| 9 | 4/21 (三) CD | Ch4, Lab2說明  Ch5  (Ch5: Synchronous Sequential Logic)  Lab#2 announcement (?/?) |  |
| 4/23 (五) G**H** |  |
| 10 | 4/28 (三) CD | Ch5 |  |
| 4/30 (五) G**H** |  |
| 11 | **5/5 (三) CD** | **Exam#2 5/5 (三) CD** Ch5 | **Exam#2**  **時間：**  **地點：**  **範圍：** |
| 5/7 (五) G**H** |  |
| 12 | 5/12 (三) CD | Ch5, Lab3說明  Ch6  (Ch6: Registers and Counters)  **Lab#2 due (?/?)**  **Lab#2 Demo (?/?)**  Lab#3 announcement (?/?) |  |
| 5/14 (五) G**H** |  |
| 13 | 5/19 (三) CD | Ch6  **HW of Exam#2 (?/?)** |  |
| 5/21 (五) G**H** |  |
| 14 | 5/26 (三) CD | Ch6  Ch7  (Ch7: Memory and Programmable Logic)  **Lab#3 due (?/?)**  **Lab#3 Demo (?/?)** |  |
| 5/18 (五) G**H** |  |
| 15 | 6/2 (三) CD | Ch7 |  |
| 6/4 (五) G |  |
| 16 | **6/9 (三) CD** | **Exam#3 6/9 (三) CD** | **Exam#3**  **時間：**  **地點：**  **範圍：** |
| 6/11 (五) G | x |
| 17 | **6/16 (三) CD** | **彈性補充教學** | **彈性補充教學** |
| **6/18 (五) G** |
| 18 | **6/23 (三) CD** | **彈性補充教學** | **彈性補充教學** |
| **6/25 (五) G** |